

Best Available Copy

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002118791 A

(43) Date of publication of application: 19.04.02

(51) Int. Cl

H04N 5/335
H01L 27/146
H01L 27/14

(21) Application number: 2000344424

(71) Applicant: HONDA MOTOR CO LTD

(22) Date of filing: 05.10.00

(72) Inventor: SHINOZUKA NORIYUKI

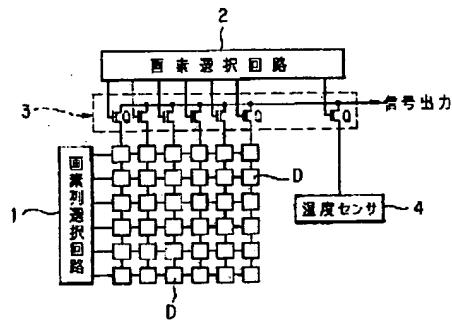
(54) IMAGE SENSOR

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an image sensor that can output signals other than a pixel signal, in the case of using an analog/digital converter that is sequentially about to digitize the pixel signal outputted in time series from the image sensor, so as to eliminate the need for an analog/digital converter for digitizing the other signals and its peripheral circuits.

SOLUTION: In the image sensor, where pixels comprising photosensor circuits are arranged in a matrix form, a pixel array selection circuit sequentially selects pixel arrays worth one line, and a pixel selection circuit accesses each pixel of the selected pixel array to provide the output of each pixel signal in time series, the pixel selection circuit accesses addresses other than that of each pixel by one line or the pixel array selection circuit selects addresses other than those of each pixel array, to allow the image sensor to provide an output of the signals other than the pixel signal.

COPYRIGHT: (C)2002,JPO



2613P 107 JP

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-118791

(P2002-118791A)

(43)公開日 平成14年4月19日 (2002.4.19)

(51)Int.Cl'

識別記号

F I

テ-マ-ト*(参考)

H 04 N 5/335

H 04 N 5/335

Z 4 M 1 1 8

H 01 L 27/146

H 01 L 27/14

A 5 C 0 2 4

27/14

Z

審査請求 未請求 請求項の数4 書面 (全8頁)

(21)出願番号

特願2000-344424(P2000-344424)

(71)出願人 000005326

本田技研工業株式会社

東京都港区南青山二丁目1番1号

(22)出願日

平成12年10月5日 (2000.10.5)

(72)発明者 篠塚 典之

埼玉県狭山市新狭山1丁目10番地1 ホン
ダエンジニアリング株式会社内

(74)代理人 100077746

弁理士 島井 清

Fターム(参考) 4M118 AA10 AB01 BA14 CA02 DD09

FA06 FA50

5C024 AX00 AX01 EX00 EX15 GY01

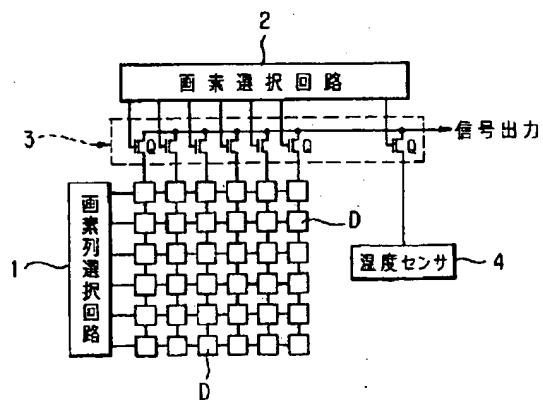
GY31 HX50

(54)【発明の名称】 イメージセンサ

(57)【要約】

【目的】 イメージセンサから時系列的に出力する画素信号をA/D変換器によって順次デジタルデータ化しようとするに際して、イメージセンサから画素信号以外の他の信号をも出力させることができるようにして、その他の信号をデジタルデータ化するためのA/D変換器や周辺回路を削減できるようにする。

【構成】 複数の光センサ回路からなる画素がマトリクス状に配設され、画素列選択回路によって1ライン分の画素列を順次選択して、その選択された画素列における各画素を画素選択回路によりアクセスして各画素信号を時系列的に出力させないようにしたイメージセンサにおいて、画素選択回路により1ライン分における各画素以外のアドレスをアクセスすることによって、または画素列選択回路により各画素列以外のアドレスを選択することによって、画素信号以外の他の信号を出力できるようにする。



【特許請求の範囲】

【請求項1】 複数の光センサ回路からなる画素がマトリクス状に配設され、画素列選択回路によって1ライン分の画素列を順次選択して、その選択された画素列における各画素を画素選択回路によりアクセスして各画素信号を時系列的に出力するようにしたイメージセンサにおいて、画素選択回路により1ライン分における各画素以外のアドレスをアクセスすることによって画素信号以外の信号を出力できるようにしたことを特徴とするイメージセンサ。

【請求項2】 複数の光センサ回路からなる画素がマトリクス状に配設され、画素列選択回路によって1ライン分の画素列を順次選択して、その選択された画素列における各画素を画素選択回路によりアクセスして各画素信号を時系列的に出力するようにしたイメージセンサにおいて、画素列選択回路により各画素列以外のアドレスを選択することによって画素信号以外の信号を出力できるようにしたことを特徴とするイメージセンサ。

【請求項3】 画素信号以外の信号が、内部に設けられた信号発生部から生ずる信号であることを特徴とする請求項1または請求項2の記載によるイメージセンサ。

【請求項4】 画素信号以外の信号が、外部から与えられる信号であることを特徴とする請求項1または請求項2の記載によるイメージセンサ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、複数の光センサ回路からなる画素がマトリクス状に配設されたイメージセンサに関する。

【0002】

【従来の技術】従来、複数の光センサ回路からなる画素がマトリクス状に配設され、画素列選択回路によって画素列を選択して、その選択された画素列における各画素を画素選択回路によりアクセスして各画素信号を順次出力するようにしたイメージセンサにあっては、その順次出力される画素信号をA/D変換して、デジタルデータとして転送、記録、画像処理などを行わせるようにしている。

【0003】その際、CMOS型のイメージセンサにあっては、周辺機器との混在が可能なために、イメージセンサの素子自体にA/D変換器などを一体的に組み込んで、素子単体でデジタルデータを出力させることができるようにしたもののが開発されている。

【0004】

【発明が解決しようとする課題】解決しようとする問題点は、イメージセンサを計測等に利用するに際して、画像情報以外にも温度や圧力などの他の情報をも得たい場合があり、コンピュータ処理などのために、画像情報に限らず、その他の情報をもA/D変換してデジタルデータ化しようとすると、多数のA/D変換器や周辺回路を必要

10 として全体が複雑になってしまうことである。

【0005】

【課題を解決するための手段】本発明は、イメージセンサから時系列的に出力する画素信号をA/D変換器によって順次デジタルデータ化しようとするに際して、イメージセンサから画素信号以外の他の信号をも出力させることができるようにして、その他の信号をデジタルデータ化するためのA/D変換器や周辺回路を削減できるようにするべく、画素選択回路により1ライン分における各画素以外のアドレスをアクセスすることによって、画素信号

20 以外の他の信号を出力できるようしている。

【0006】また、本発明は、イメージセンサから時系列的に出力する画素信号をA/D変換器によって順次デジタルデータ化しようとするに際して、イメージセンサから画素信号以外の他の信号をも出力させることができるようにして、その他の信号をデジタルデータ化するためのA/D変換器や周辺回路を削減できるようにするべく、画素列選択回路により各画素列以外のアドレスを選択することによって画素信号以外の他の信号を出力できるようしている。

【0007】

【実施例】図1は、本発明によるイメージセンサの一実施例を示している。

【0008】そのイメージセンサは、基本的な構成として、複数の光センサ回路からなる画素Dがマトリクス状に配設され、画素列選択回路1および画素選択回路2によって各画素信号の読み出し走査が行われるようになっている。すなわち、マルチブレクサ構成による画素列選択回路1によって1ライン分の画素列が順次選択されるようになっている。そして、同じくマルチブレクサ構成による画素選択回路2から順次出力される選択信号によって、1ライン分の画素列に対応して設けられた出力用のトランジスタ列3における各画素に対応するトランジスタQがオン状態になって、各画素信号が時系列的に出力されるように構成されている。なお、ここでは、イメージセンサに接続される電源系統や、画素列選択回路1および画素選択回路2における信号線などは、従来と同様であるので、省略している。

【0009】このように構成されたイメージセンサにあって、特に本発明では、画素選択回路2により1ライン分における各画素以外のアドレスをアクセスすることによって、例えば温度センサ4による温度検出信号などの画素信号以外の他の信号を出力させることができるようにしている。

【0010】しかして、イメージセンサから時系列的に出力する画素信号をA/D変換器によって順次デジタルデータ化しようとするに際して、イメージセンサの各画素信号に続けて温度検出信号などの他の信号を出力させることができるので、その他の信号をデジタルデータ化するためのA/D変換器やその周辺回路を共通化できるよう

になる。

【0011】ここでは、時系列的に読み出される画素信号に続けて温度センサ4による温度検出信号などの1つの信号を出力させるようにしているが、画素選択回路2における選択アドレス数を増やし、それに応じてトランジスタ列3のトランジスタを増設することによって、その他に電源電圧のモニタ信号などの複数の信号を順次出力させることができある。

【0012】図2は、本発明によるイメージセンサの他の実施例を示している。

【0013】この場合には、画素列選択回路1により各画素列以外のアドレスを選択することによって、例えば温度センサ4による温度検出信号などの画素信号以外の他の信号を、時系列的に読み出される画素信号に続けて出力できるようにしている。

【0014】そして、この場合には、画素列選択回路1における選択アドレス数を増やすだけで、画素信号以外の他の信号を複数出力させることができるようにする。

【0015】図3および図4は、画素信号以外の他の信号を出力させるための温度センサ4などをイメージセンサの内部に一体的に設けて、イメージセンサ内部でその温度検出信号などを選択して利用できるようにした場合を示している。

【0016】その場合、図3に示すものでは、トランジスタ列3における増設されたトランジスタに温度センサ4などを直接接続するようにする。また、図4に示すものでは、画素列選択回路1から出力される選択信号によってオン状態となる制御スイッチSWを介して温度センサ4などを接続するようにする。

【0017】また、図5および図6は、イメージセンサに外部信号を入力させることのできる外部入力端子Tinを設けて、イメージセンサ内部でその外部入力端子Tinに接続された外部の温度センサ4からの温度検出信号などを選択的に読み込むことができるようした場合を示している。

【0018】その場合、図5に示すものでは、外部入力端子Tinをトランジスタ列3における増設されたトランジスタに直接接続するようにする。また、図6に示すものでは、外部入力端子Tinを画素列選択回路1から出力される選択信号によってオン状態となる制御スイッチSWに接続するようにする。

【0019】図7は、本発明によるイメージセンサ5から時系列的に出力されるセンサ信号AISigの温度補正を、イメージセンサ5に内蔵された温度センサ4による温度検出信号ATempに応じたがって行わせる温度補正回路の構成例を示している。

【0020】図8は、イメージセンサ5から時系列的に出力されるセンサ信号AISigの温度による変化状態を示している。

【0021】その温度補正回路にあって、ICONは走

査信号等の制御信号をイメージセンサ5に与える制御回路である。IADCは、イメージセンサ5から出力されるセンサ信号AISigおよび温度検出信号ATempをデジタル信号に変換するAD変換器である。そのデジタル変換されたセンサ信号DISigは、制御回路ICONの制御下で制御スイッチSW1を所定のタイミングをもってオン状態にすることによって、デジタル温度補正回路DCALに与えられる。また、温度検出信号ATempは、センサ信号AISigの帰線期間などの画素信号が

10 出力されないタイミングを利用して出力される。そして、そのデジタル変換された温度検出信号DTempは、制御回路ICONの制御下で制御スイッチSW2を所定のタイミングをもってオン状態にすることによって、オフセット補正値およびゲイン調整の乗算補正値の特性が予めテーブル設定されているルックアップテーブルLUTに与えられる。温度検出信号DTempに応じてルックアップテーブルLUTから読み出されたオフセット補正用信号DTempOFSおよびゲイン調整の乗算補正用信号DTempMLTが、それぞれデジタル温度補正回路DCALに与えられる。そして、そのデジタル温度補正回路DCALにおいて、センサ信号DISigが、オフセット補正用信号DTempOFSおよびゲイン調整の乗算補正用信号DTempMLTにもとづいて温度補正され、その温度補正されたセンサ信号OISigが得られることになる。

【0022】デジタル温度補正回路DCALは、オフセット補正用信号DTempOFSにもとづいて映像信号DISigをオフセット補正するための演算処理を行うオフセット演算部OFSCLと、ゲイン調整の乗算補正用信号DTempMLTにもとづいて映像信号DISigをゲイン調整の乗算補正するための演算処理を行うゲイン調整演算部GFSCLとからなっている。

【0023】図9は、デジタル変換された映像信号DISigのオフセット補正だけが行われたときの温度補正結果の特性を示している。

【0024】図10は、デジタル変換された映像信号DISigのオフセット補正およびゲイン調整の乗算補正が行われたときの温度補正結果の特性を示している。

【0025】また、図11は、従来のイメージセンサ5'から時系列的に出力される映像信号AISigの温度補正を、イメージセンサ5に内蔵された温度センサ4による温度検出信号ATempにしたがって行わせる温度補正回路の構成例を示している。

【0026】この場合には、イメージセンサ5'から時系列的に出力される映像信号AISigの系統とは別途に温度センサ4による温度検出信号ATempが走出されるために、その温度検出信号ATempをデジタル信号に変換させるためのデジタル変換器TADCが別途に必要になる。

【0027】図12は、本発明によるイメージセンサ5

に用いられる1画素分の光センサ回路の構成例を示している。

【0028】ここでは、入射光 L_s を電気信号に変換するためのフォトダイオードPD（寄生容量C）と、そのフォトダイオードPDに流れる光電流Iを対数的に変化する電圧 $V_{p\,d}$ に変換するためのMOS型のトランジスタQ1と、その対数的に変化する電圧 $V_{p\,d}$ を増幅するためのトランジスタQ2と、その増幅された信号を画素選択信号に応じて出力させるためのトランジスタQ3とからなり、トランジスタQ1のドレイン電圧を所定時間だけ低い電圧に設定することにより、残像を抑制する機能をもった対数出力特性を有するように構成されている。

【0029】図13は、その光センサ回路における入射光量 L_{og} （ L_{ux} ）に対するセンサ出力の変化状態を示している。

【0030】図14は、デジタル温度補正回路DCA1において映像信号DISigをオフセット補正およびゲイン調整の乗算補正する際、各画素のセンサ出力が対数領域において温度によって変化する場合における演算処理のフローを示している。

【0031】図15は、そのときの光センサ回路におけるセンサ出力の特性が温度TA, TB, TCによって変化する状態を示している。ここで、センサ出力のしきい値THに応じた入射光量の値L（0, 3L_{ux}程度）は、センサ出力が直線領域から対数領域に切り換わる点を示している。

【0032】ルックアップテーブルLUTには、入射光量がLの値のときにセンサ出力がTHとなるようなしきい値が設定されており、その設定されたしきい値THを用いて温度TA, TB, TCに応じた特性の各センサ出力をオフセット補正すると図16に示すような特性になる。

【0033】次に、そのオフセット補正されたセンサ出力にもとづき、しきい値TH以上の対数領域に対してゲイン調整のための乗算処理を行う。具体的には、センサ出力がしきい値TH以上か否かを判断して、しきい値THよりも小さければそのまま温度補正された映像信号DISigとして出力する。また、その際、センサ出力がしきい値TH以上であれば、出力 $\leftarrow TH + (センサ出力 - TH) \times 乘数$ なる演算を行って、その演算結果を温度補正された映像信号DISigとして出力する。

【0034】このときの温度TA, TB, TCに応じた特性の各センサ出力の温度補正された処理結果として、図17に示すように、対数領域の傾きが同一になるように補正されたセンサ出力が得られる。

【0035】図18は、デジタル温度補正回路DCA1において映像信号DISigをオフセット補正およびゲイン調整の乗算補正する際、各画素のセンサ出力が直線領域において温度によって変化する場合における演算処理のフローを示している。

【0036】図19は、光センサ回路におけるセンサ出力の特性が温度TA', TB', TC'によって変化する状態を示している。

【0037】その温度TA', TB', TC'に応じた特性の各センサ出力をしきい値THを用いてオフセット補正すると、図20に示すように、対数領域の始点がそろえられた特性になる。

【0038】次に、そのオフセット補正されたセンサ出力にもとづき、しきい値TH以下の直線領域に対してゲイン調整のための乗算処理を行う。具体的には、センサ出力がしきい値TH以下か否かを判断して、しきい値THよりも大きければそのまま温度補正された映像信号DISigとして出力する。また、その際、センサ出力がしきい値TH以下であれば、出力 $\leftarrow TH - (TH - センサ出力) \times 乘数$ なる演算を行って、その演算結果を温度補正された映像信号DISigとして出力する。

【0039】このときの温度TA', TB', TC'に応じた特性の各センサ出力の温度補正された処理結果として、図21に示すように、直線領域の特性が同一になるように補正されたセンサ出力が得られる。

【0040】

【発明の効果】以上、本発明は、複数の光センサ回路からなる画素がマトリクス状に配設され、画素列選択回路によって1ライン分の画素列を順次選択して、その選択された画素列における各画素を画素選択回路によりアクセスして各画素信号を時系列的に出力させるようにしたイメージセンサにおいて、画素選択回路により1ライン分における各画素以外のアドレスをアクセスすることによって、または画素列選択回路により各画素列以外のアドレスを選択することによって、画素信号以外の他の信号を出力できるようにしたもので、イメージセンサから時系列的に出力する画素信号をA/D変換器によって順次デジタルデータ化しようとするに際して、その他の信号をデジタルデータ化するためのA/D変換器や周辺回路を共通化できるという利点を有している。

【図面の簡単な説明】

【図1】本発明によるイメージセンサの第1の実施例を示す電気回路図である。

【図2】本発明によるイメージセンサの第2の実施例を示す電気回路図である。

【図3】第1の実施例において温度センサをイメージセンサ内部に設けたときの電気回路図である。

【図4】第2の実施例において温度センサをイメージセンサ内部に設けたときの電気回路図である。

【図5】第1の実施例において温度センサをイメージセンサ外部に設けたときの電気回路図である。

【図6】第2の実施例において温度センサをイメージセンサ外部に設けたときの電気回路図である。

【図7】本発明によるイメージセンサから出力される映

像信号の温度補正回路の構成例を示すブロック図である。

【図8】イメージセンサから出力される映像信号の温度による変化状態を示す特性図である。

【図9】デジタル変換された映像信号のオフセット補正だけが行われたときの温度補正結果を示す特性図である。

【図10】デジタル変換された映像信号のオフセット補正およびゲイン調整の乗算補正が行われたときの温度補正結果を示す特性図である。

【図11】従来のイメージセンサから出力される映像信号の温度補正回路の構成例を示すブロック図である。

【図12】イメージセンサに用いられる1画素分の光センサ回路の構成例を示す電気回路図である。

【図13】光センサ回路における入射光量 $l_0 g$ に対するセンサ出力の変化状態を示す特性図である。

【図14】センサ出力が対数領域において温度によって変化する場合のデジタル温度補正回路における演算処理のフローを示す図である。

【図15】光センサ回路におけるセンサ出力が温度 T A, T B, T C によって変化する状態を示す特性図である。

* 【図16】温度 T A, T B, T C に応じた特性の各センサ出力をオフセット補正した結果を示す特性図である。

【図17】温度 T A, T B, T C に応じた特性の各センサ出力をオフセット補正およびゲイン調整の乗算補正した結果を示す特性図である。

【図18】センサ出力が直線領域において温度によって変化する場合のデジタル温度補正回路における演算処理のフローを示す図である。

【図19】光センサ回路におけるセンサ出力が温度 T A', T B', T C' によって変化する状態を示す特性図である。

【図20】温度 T A', T B', T C' に応じた各センサ出力をオフセット補正した結果を示す特性図である。

【図21】温度 T A', T B', T C' に応じた各センサ出力をオフセット補正およびゲイン調整の乗算補正した結果を示す特性図である。

【符号の説明】

1 画素列選択回路

2 画素選択回路

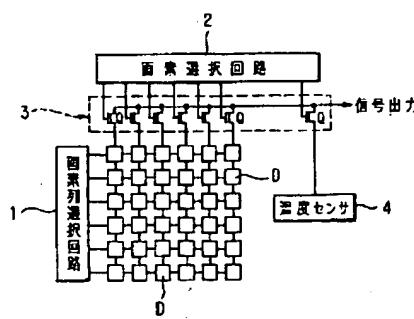
20 3 出力用のトランジスタ列

4 温度センサ

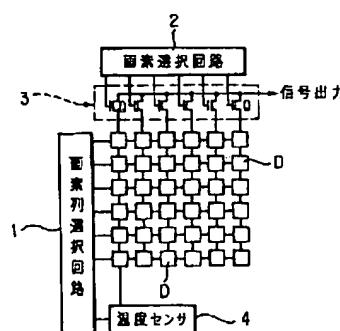
5 イメージセンサ

*

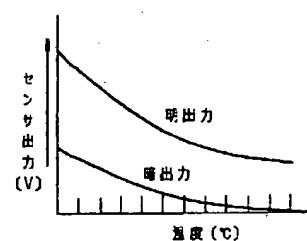
【図1】



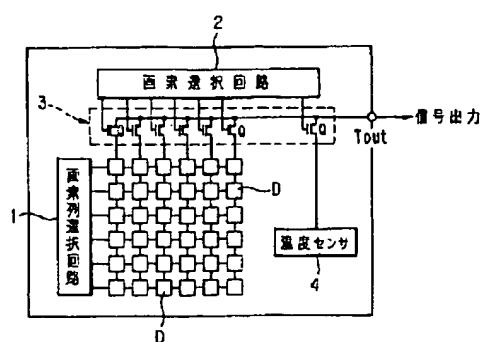
【図2】



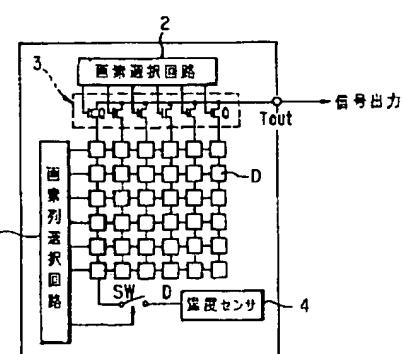
【図8】



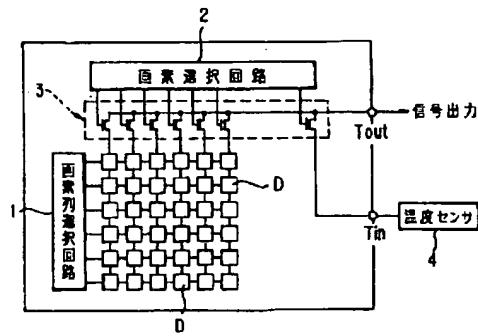
【図3】



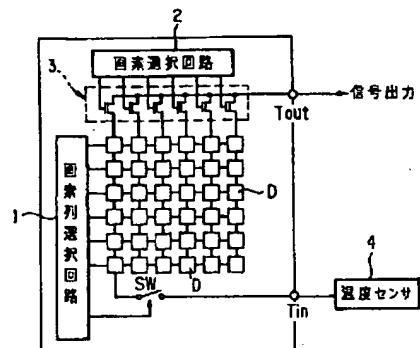
【図4】



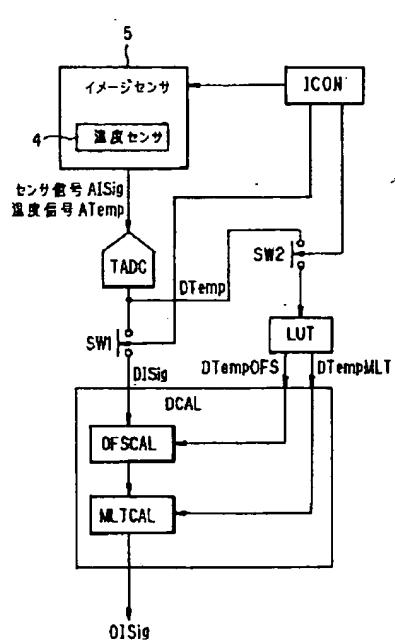
【図5】



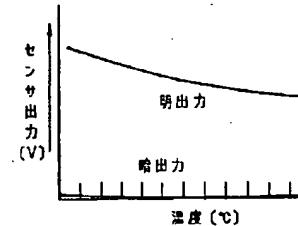
【図6】



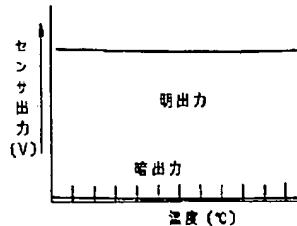
【図7】



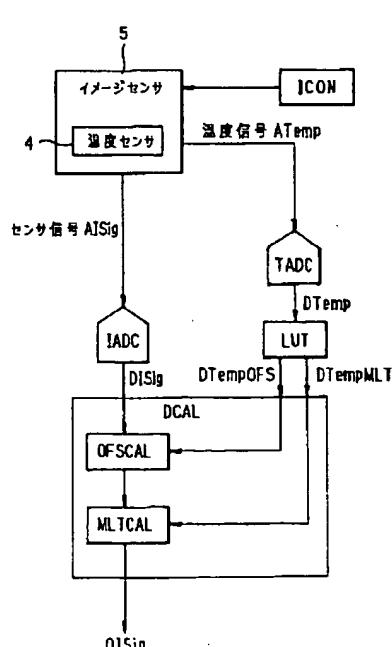
【図9】



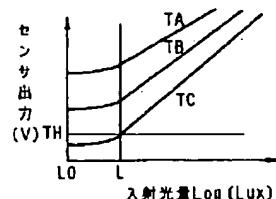
【図10】



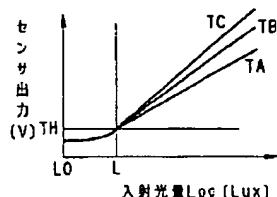
【図11】



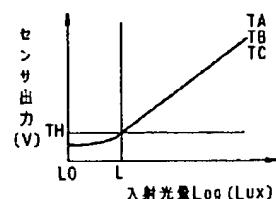
【図15】



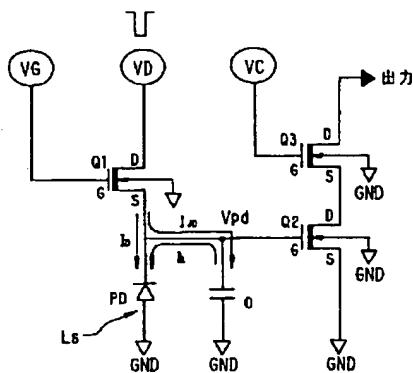
【図16】



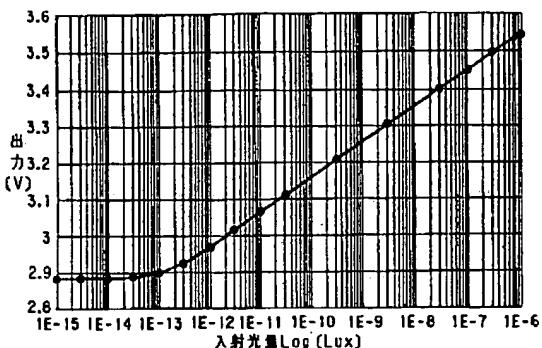
【図17】



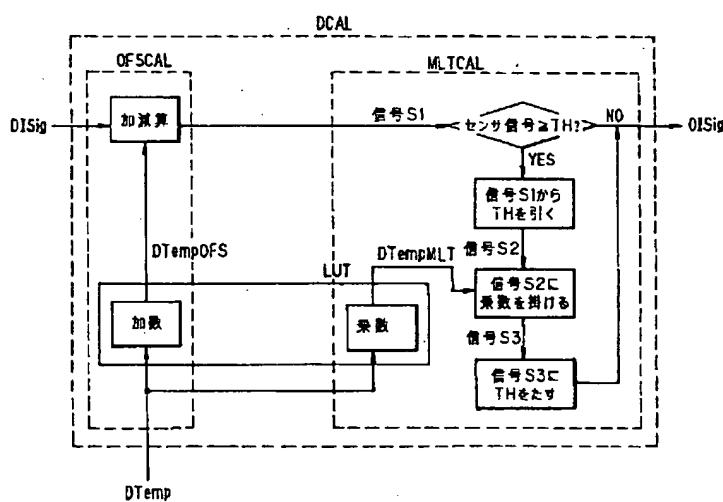
【図12】



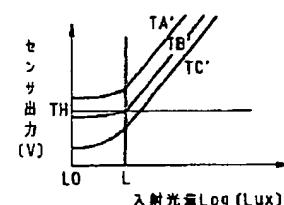
【図13】



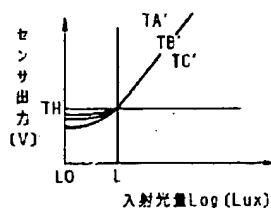
【図14】



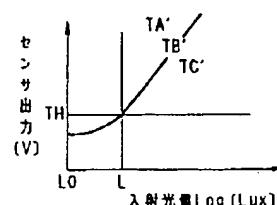
【図19】



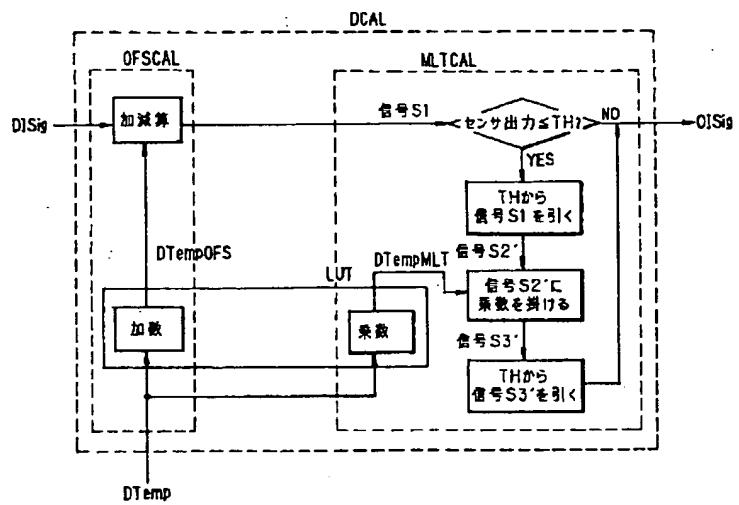
【図20】



【図21】



[図18]



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.